

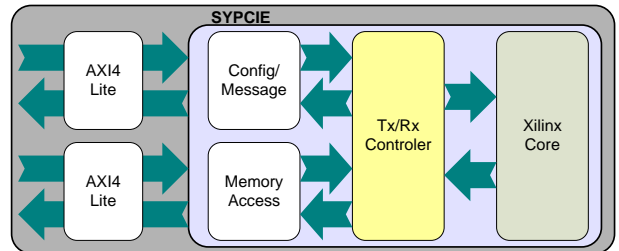
# ザイリンクス FPGA対応 PCI Express IP ソリューション

## Root Complex ソリューション

### 特徴

- 7シリーズ FPGAにて PCI-Express Root Complexを実現
- PCI Express Gen1~Gen2対応
- Configuration Write/Read(Type0/Type1)対応
- Message出力対応
- PCI Expressデバイスとの接続により組込みシステム設計の幅が広がります (CPUレスでのシステム構築可能)
- カスタマイズ対応可能

### IP 構成イメージ

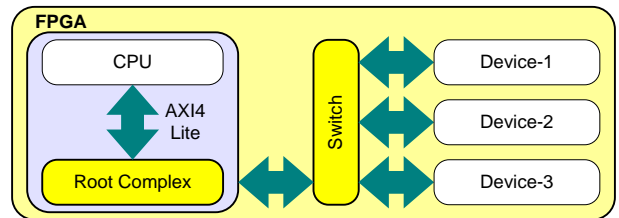


### 製品ラインアップ

製品型番	DMAC	提供形式
SYPCIE-RC7	No	Net List
SYPCIE-RC7D	Yes	Net List

ザイリンクス評価ボードにて動作確認済み

### Root Complex IP 使用イメージ



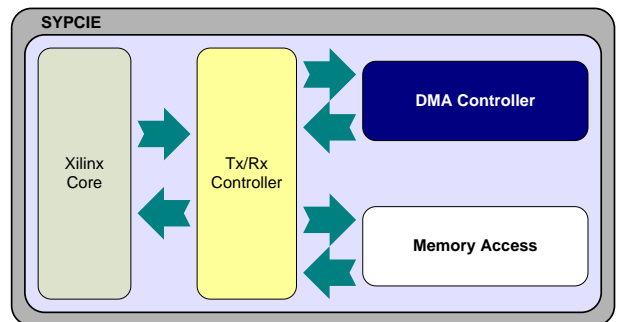
## DMA コントローラソリューション(End Point)

### 特徴

- PCI Express Gen1 x 1~Gen3 x 8に対応
- PCI Express バスの規格を意識させないユーザーI/F
- DMA コントローラ 4チャンネル搭載(Gen3は除く)
- DMA を全チャンネル同時実行可能
- Scatter gather 対応
- Legacy,MSI 割り込み対応
- 信頼の国内サポート

ザイリンクス評価ボードにて動作確認済み

### IP 構成イメージ



### 製品ラインアップ

製品型番	Device	Link	DMA Write	DMA Read	提供形式
SYPCIE-V7-W/L	Virtex-7	Gen3 x 8	6,092MB/s	4,892MB/s	Net List
SYPCIE-K7-W/L	Kintex-7	Gen2 x 8	3,386MB/s	3,349MB/s	Net List
SYPCIE-A7-W/L	Artix-7	Gen2 x 4	1,692MB/s	1,625MB/s	Net List
SYPCIE-Z7-W/L	Zynq-7000	Gen2 x 8	3,386MB/s	3,349MB/s	Net List
SYPCIE-V6-W/L	Virtex-6	Gen2 x 8	2,139MB/s	3,215MB/s	RTL(Verilog)
SYPCIE-S6-W/L	Spartan-6	Gen1 x 1	169MB/s	154MB/s	RTL(Verilog)

評価ライセンス  
無償提供

サンプルデザイン  
付属

各種開発対応も可能。ボードのお問い合わせ、購入申し込みはこちら

URL: <http://www.systec.co.jp/>

E-mail: [sys-ip@systec.co.jp](mailto:sys-ip@systec.co.jp)

